

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-83283

(43)公開日 平成5年(1993)4月2日

(51)Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 04 L 12/48				
H 04 Q 3/52	101 Z	9076-5K		
11/04				
	8529-5K		H 04 L 11/ 20	Z
	9076-5K		H 04 Q 11/ 04	R
			審査請求 未請求 請求項の数 3(全 8 頁)	

(21)出願番号 特願平3-74686

(22)出願日 平成3年(1991)3月14日

(31)優先権主張番号 P 4 0 0 8 0 8 0 3

(32)優先日 1990年3月14日

(33)優先権主張国 ドイツ (DE)

(71)出願人 590005003

アルカテル・エヌ・ブイ

ALCATEL NEAMLOZE VE
NNOOTSHAP

オランダ国、1077 エツクスエツクス・ア
ムステルダム、ストラビンスキーラーン
341

(72)発明者 カール・シユロディ

ドイツ連邦共和国、7258 ハイムスハイ
ム、マルダーベーク 11

(74)代理人 弁理士 鈴江 武彦

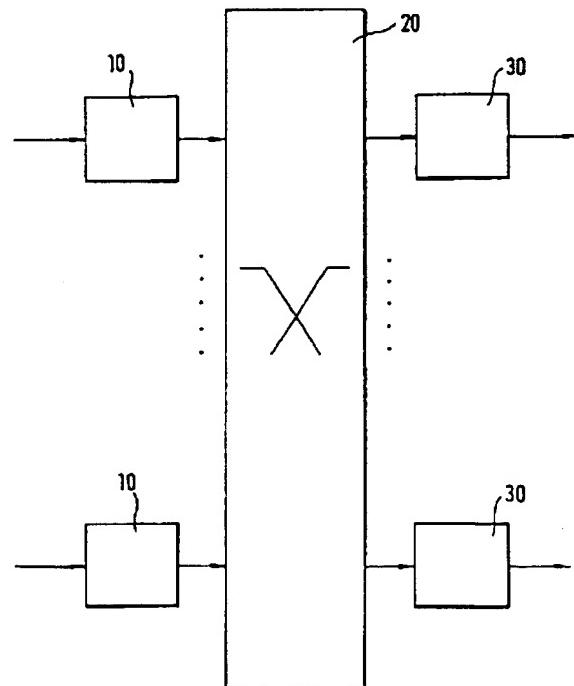
最終頁に続く

(54)【発明の名称】 ATM交換機

(57)【要約】

【目的】 複数の入力と、複数の出力と、セルが通路情報によって所定の通路に沿って送られるスイッチングネットワークとを具備しているATM交換機における既存の接続を再配列し、局部的に阻止状態が発生するのを防止することを目的とする。

【構成】 スイッチングネットワーク20と各出力Aとの間において出力されるべきセルをバッファするバッファを含む出力ユニット30が設けられ、各セルがスイッチングネットワークを離れた後各出力ユニットのバッファ中に書込まれ、バッファからのセルの出力の順序がセルの順序を識別するラベルによって決定されることを特徴とする。



【特許請求の範囲】

【請求項1】 複数の入力と、複数の出力と、スイッチされるべき各セルが通路情報によって所定の接続方位付けされた通路に沿って送られるスイッチングネットワークとを具備しているATM交換機において、

スイッチングネットワークと各出力との間において出力されるべきセルをバッファするバッファを含む出力ユニットが設けられ、各セルがスイッチングネットワークを離れた後各出力ユニットのバッファ中に書込まれ、バッファからのセルの出力の順序がセルの順序を識別するラベルによって決定されることを特徴とする交換機。

【請求項2】 交換機の各入力とスイッチングネットワークとの間において通路情報が各セルに付加される入力ユニットが設けられている請求項1記載の交換機。

【請求項3】 交換機の各入力とスイッチングネットワークとの間において前記ラベル（シーケンス数）が各セルに付加される入力ユニットが設けられている請求項1記載の交換機。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は一般に、複数の入力と、複数の出力と、スイッチされるべき各セルが通路情報によって所定の接続方位付けされた通路に沿って送られるスイッチングネットワークとを具備しているATM交換機に関する。

【0002】

【従来の技術】 上記のようなATM交換機は、これまでに知られている多数のATM交換機の通常の構造である。W. Schmidt氏による文献（“Der Fernmelde-Ingenieur”, No.9, 1987年9月, 6乃至9頁）における第3章“Vermittlungsablauf”を参照すると、このような構造のATM交換機における基本的なスイッチングシーケンスが示されている。

【0003】 通路情報は接続表により各スイッチング素子において評価される接続数（実質的なチャンネル識別子、VCI）および個々のスイッチング素子が直接制御される多数のアドレス（ルートタグ）の両者であることができる。この例は技術的に知られている。

【0004】

【発明が解決しようとする課題】 スイッチングネットワークによる呼びの設定期間中に、通路はスイッチングネットワークの瞬間的な負荷に基づいて選択され、呼びの全期間中維持される。新しい接続に可能な全ての通路はすでに重く負荷されているため、新しい接続は許容されることができない状態が生じる可能性がある。しかしながら、これらの場合の多くにおいて新しい接続を避ける既存の接続の1つは依然として十分に負荷されるができるスイッチングネットワークを通る別の通路に沿って送られることができる。この問題はまた通常の交換機においても生じる。既存の接続を再配列することにより

局部的な遮断を回避する問題は再構成処理中に生じたエラーのために満足できるように解決されない。

【0005】 本発明の基本概念は、“接続のない接続”を持つATM交換機中の出力でセルの正しい順序を保証する同じ装置を実質的な接続により動作するATM交換機を提供することである。

【0006】 “接続のない接続”とは、接続の個々のセルが同じ通路を通らないで、全ての可能な通路に分配されている接続である。これは結果的に完全に均一な負荷を生じ、トラフィック測定が分散されることが可能ため、この目的で要求される装置は不要である。しかしながら、外部からこの動作モードは認識されることがない。全ての接続は外側に向かって実質的な接続のように動作する。したがって、交換機内の相互の追越しを防ぐことができないため出力においてセルの正しい順序を監視する必要がある。

【0007】 全てのATM交換機が“接続のない接続”により動作が可能であり実行するわけではない。特に、交換機が分配（“放送”）サービスを扱い、スイッチングネットワークにおいて必要なコピーを形成した場合、少くとも分配サービスに関しては実質的な接続だけが可能である。しかしながら、分配サービスの場合には既存の接続を再配列することによって局部的な阻止が生じないようにできることが望ましい。

【0008】

【課題を解決するための手段】 本発明によるATM交換機は、スイッチングネットワークと各出力との間において出力されるべきセルをバッファするバッファを含む出力ユニットが設けられ、各セルがスイッチングネットワークを離れた後各出力ユニットのバッファ中に書込まれ、バッファからのセルの出力の順序がセルの順序を識別するラベルによって決定されることを特徴とする。本発明の別の有効な特徴は請求項2以下に記載されている。

【0009】 正しいセルシーケンスを保存する出力ユニットが各出力に設けられた場合、実質的な接続はいつでもスイッチングネットワークの瞬間的な負荷に対してエラーなしに適合させることができる。

【0010】

【実施例】 図1に示されているように、他の交換機と同じ本発明によるATM交換機は複数の入力E、複数の出力Aおよびスイッチングネットワーク20を有する。本発明によると、出力ユニット30はスイッチングネットワーク20と各出力Aとの間に設けられる。さらに本発明の特別な観点によると入力ユニット10は各入力Eとスイッチングネットワーク20との間に設けられている。

【0011】 最初に、ほとんどの交換機はある種の入力および出力を有していることに留意すべきである。

【0012】 各入力ユニット10の機能は、スイッチングネットワークを通る所定の接続方位付けされた通路のた

めの通路情報をスイッチされる各セルに加算することである。この機能および態様は上記の文献（“Der Fernmelde= Ingenieur”）において原理的に認められる。詳細な解決方法は当業者に知られている。

【0013】上記の文献の7頁の最後から2番目の章において、“Systeme, die mit Zeitmarken arbeiten” (system which operate with time stamps) が参照されている。このようなシステムにおいて、“パケットの到着時間は決定され、ノードの入力でパケット情報に附加されなければならない。”これらの時間スタンプが十分に微細な分解能を提供するならば、それらはまたセルの順序のラベルを付けるために使用されることがある。実際に必要とされる時間スタンプがない場合でも、同じ方法が順序のラベルを付けるために使用されることがある。しかしながら、以降“第1種のラベル”と呼ぶこれらのラベルを割当てるために各入力ユニットにおいて独立したモジュロNカウンタを使用することもできる。正しい順序は各接続のセル間においてのみ保証されなければならず、存在する場合には接続数が消去基準として使用されることが可能であり、以降それらを“第2種のラベル”と呼ぶ。第1種のラベルは各接続のセルに対して別々に、および1つの入力ユニットを通して送られる全ての接続のセルに対して一緒に割当てられることができる。

【0014】さらに、交換機に入ったときにセルがそれらと共に伝送する情報は通路選択のためにスイッチングネットワークにおいて、またセルの順序を決定するために出力ユニットにおいて評価されることがある。特別な装置ここでは入力ユニットはこの場合必要ない。

【0015】スイッチングネットワーク20は、同じ接続の全てのセルが所定の接続方位付けされた通路を通る任意のスイッチングネットワークであることができる。

【0016】以下、図2および図3を参照して出力ユニット30の実施例を説明する。

【0017】この実施例の基本概念は、スイッチングネットワークにおいてバッファされ得る古いセルのないことが保証されるまで出力に各セルを保持することである。セルが通る前に、そのセルより後に出力に到達したセルの1つがそのセルより早く出力されるかどうかを決定するために検査される。

【0018】これは、シフトレジスタの方法で少なくとも部分的に動作される出力端部においてバッファを設けることによって行われ、それによって予め定められた遅延を導入することが好ましい。セルの出力の前にバッファの少なくともシフトレジスタ状の部分は後に書き込まれたセルが早く出力される否かに関して試験され、その場合には2つのセルが交換される。

【0019】出力ユニットのこの実施例において、セルの全ビットが並列なラインに対して同時に伝送されるデータ流が仮定されている。一般に、それは実例でもな

く、また特に有効でもない。しかしながら、一方において直列並列変換器、並列直列変換器およびバッファによりこのようなデータ流を生成することは常に可能であり、他方では当業者は、例えばATM交換機において使用されたときに特定されたデータフォーマットにこの実施例を容易に適合させることができる。その場合、セル自身ではなく要求される情報だけをバッファに蓄積し、分離したメモリ中に蓄積されたセルを再構成し検索することが有効であり、必要ですらある。間接的なアドレス化は当業者に知られている。それは示された実施例において容易に使用されることができ、データの代りにデータのアドレスが蓄積される。

【0020】図2に示された出力ユニットはバッファ1、メモリ管理ユニット2、2つのマルチプレクサ3および4、2つのラッチ5aおよび5b、2つの比較器6および7、付加的なラッチ8およびカウンタ9を含む。

【0021】バッファ1はp個の位置を有する。各位置は1つの完全なセルを含むことができる。本発明の重要な観点によると、各セルは“シーケンス数”で示された第1種のラベルと、VC1 (=実質的な回路識別子) で示された第2種のラベルと、“データ”で示されたセルの残りのものから構成される。図2の表示は個々の部分の実際のメモリ要求を正しく示すものではない。

【0022】第1種のラベルを割当てるためにモジュロNカウンタを使用することが好ましく、Nが非常に大きく選択されなければならないため、N/2より小さい数が予め定められた時間内において第1種のラベルとして割当てられる。全ての数の周期的な発生のために明確さを得るために両方向において十分な距離がなければならない。Nの特定された選択により全て数が割当てられたとき、これらセルは予め定められた時間より大きくずれていないこれらの元の順序で明確に再構成ができる。この時間は許容エラー速度を除いてこの時間内に各セルがバッファ1の最後のr位置を通過することを確保するように予め設定されなければならない。予め設定されるべき時間に対して近似の案内値は、第1種のラベルの割当てと出力ユニットにおける到達との間にかかる最大遅延と最小遅延の差の2倍である。

【0023】第2種のラベルVC1は特定の実質的接続とのセルの関連性を識別する。

【0024】セルの残り“データ”的代りに、この残りのものが別のメモリに蓄積されるアドレスがバッファ1に蓄積されてもよい。

【0025】バッファ1は3つの部分に分割される、すなわち位置1乃至dを持つ“シフトレジスタ”とラベルを付けられたシフトレジスタ状の部分、ならびに“FIFO”とラベルを付けられたFIFOメモリ方式で動作される部分であり、さらにこの部分は位置d+1乃至rおよびr+1乃至pをそれぞれ持つ2つの部分から構成されている。少なくとも1乃至rは、それらの内容が読

取られることができ、或は新しい内容がそれらに書込まれるように個々にアクセス可能でなければならない。

【0026】バッファ寸法、すなわちd、rおよびpに対する数値の選択は特定の適用に依存する。主な考えは許容可能なエラー速度、第1の分枝点からのセルの最小および最大遅延、1つの出力ユニットを介して許容される同時接続数、単位時間当たりの接続に対して許容されるセルの最少および最大数、並びに単位時間当たりのセル数の許容可能な変化である。典型的な適用に対して、d=10、r=34およびp=330の値のシミュレーションが生成された。この値は、別の場合に対する近似の案内値であると考えることができる。個々の場合の最適化のために、個別に実験を行なう必要がある。第1種のラベル“シーケンス数”に対する値の範囲の選択は上記の値に依存する。これらの数値およびこれらのラベルの接続方位付けされた決定に対して案内値はN=512である。

【0027】“セル入力”的ラベルを付けられた出力ユニットの入力に到達したセルは最初にそれらが出力で伝送されるセルか、或は出力ユニットにおいて終了するセルかについて試験される。一方において、これらは空のセルであり、他方出力ユニット（そうでなければ到達できない後者に共通に接続された入力ユニット）用の制御信号を含むセルである。出力されるべきセルは、それらが最初にFIFOメモリの方法で動作される部分において最低の自由位置に“抜け落ちる”ようにバッファ1に入力される。セルが出力から取出されるときには常に、バッファ中の全セルは1つの位置だけ下方に移動する。FIFOメモリの最後の位置d+1が占有された場合、そこに含まれたセルはシフトレジスタdの第1の位置に伝送される。位置d+1が空である場合、空のセルは位置dに書込まれる。したがって、少なくともその他のセルに関する各セルの滞在時間はバッファ1における位置から得られることができる。以下、バッファ1からの出力を説明する。

【0028】メモリ管理ユニット2は図2に概略的に示されている。それは二重の機能を有している。最初に、それはバッファ1の上記の通常の動作を管理する。これはラベル“アドレス”を付けられたアドレス、書き込み命令Wおよび読み取り命令Rを与えることによって実行される。また書込まれるべきセルの有または無に関する情報が要求される（図2に示されていない）。メモリ管理ユニット2の第2の機能は、命令“スワップ”がそうするように与えられた場合、ラッチ5bの内容に対してカウンタ9による“アドレス”によってアドレスされた位置の内容を交換することである。

【0029】マルチブレクサ3により、バッファ1の位置2乃至rの任意の内容は選択ベースでアクセスされ、ラッチ5aに伝送されることができる。メモリ位置はカウンタ9からの“アドレス”によって選択される。

【0030】出力サイクルの始めにおいて、バッファ1

の位置1の内容はマルチブレクサ4を通してラッチ5bに伝送される。それはカウンタ9がリセットされた“=0”的場合である。マルチブレクサ4に与えられる特別命令であるスワップがラッチ5aの内容をラッチ5bに伝送させる。データは同じ命令であるスワップによってラッチ5bに書込まれ、またそれから読取られるという事実は普通のことであり、当業者に知られている手段によって考慮されることがある。

【0031】比較器6は、ラッチ5aおよび5bに現在蓄積されるそれら2つのセルの第2種のラベルVC1を比較する。第2種の2つのラベルが等しい、すなわち2つのセルが同じ接続に属している場合にのみ後続した比較器が付勢される。

【0032】比較器7は、ラッチ5aおよび5bに含まれる2つのセルの第1種のラベルの“シーケンス数”を比較する。2つのセルが同じ接続に属することを比較器6が示し、ラッチ5aに含まれるセルがラッチ5bに含まれるものよりも古いことを比較器7が示すならば、バッファ1において古いセルがラッチ5bに伝送され、新しいセルが古いセルと置換される命令スワップが与えられる。したがって、2つのセルは互いに交換される。

【0033】カウンタ9は正しいタイミングを与える。それは予め定められたクロック速度Tで2からrまで周期的にカウントする。カウンタrにおいてカウンタ9がリセットされた“=0”的場合、1つの出力サイクルが終了し、次の出力サイクルがスタートする。特定の接続に属した最も古いセルであると前のサイクルにおいて認められたラッチ5bの内容は、ラッチ8に伝送され、後者の出力において“セル出力”として利用できる。同時に、バッファ1の位置1の内容はマルチブレクサ4を介してラッチ5bに伝送される。その後、位置2乃至rは連続的に同じ接続（第2種のラベル）の古いセル（第1種のラベル）をサーチする。したがって、これらの各位置の内容はラッチ5aにマルチブレクサ3を介して伝送され、比較器6および7によって比較される。上記の交換動作スワップはカウンタ9のカウントrにおいて考慮されている接続の最も古いセルが実際にラッチ5bに蓄積され、この接続の全ての新しいセルが依然として、または再びバッファ1に含まれることを確実にする。

【0034】図2における出力ユニットの表示は主に出力ユニットの動作を示す。FIFOメモリ方式で動作される部分およびシフトレジスタ方式で動作される部分からなるバッファの構成および管理は図3から明らかになる。書き込みおよび読み取り命令の分配を含むクロック分配は図3には示されていない。

【0035】バッファはランダムアクセスメモリ（RAM）1'により構成される。入來したセルは入力メモリ21を通してデータバス“データ”に供給され、それにランダムアクセスメモリ1'が接続される。書き込み制御装置22は、書き込まれるべきセルが供給されたときに入力メ

モリ21よりビジによって付勢される。書込みカウンタ23を介してアドレスP Wはアドレスバス“アドレス”によってランダムアクセスメモリ1'に与えられ、セルはこのメモリ1'に書込まれる。書込みカウンタ23は書込み制御装置からインクレメントされる。読み取り制御装置24は読み取りカウンタ25を介して位置1に対応するアドレスP Rを特定する。各セル出力の後、読み取りカウンタ25は読み取り制御装置24からインクレメントされる。書込みカウンタ23の内容P Wと読み取りカウンタ25の内容P Rの差は常に少なくともdに等しくなければならない。これは書込みカウンタ23によって監視されている。この条件が満たされない“F I F Oエンプティ”的場合、これは読み取り制御装置24に対して通知され、それはデータバス“データ”に“エンプティセル”を供給して、書込みカウンタ23によって特定された位置にこのエンプティセルを書きませる。読み取りカウンタ24は書込みカウンタ23をインクレメントする。

【0036】出力ユニットの残りのものはアクセス、比較器および出力ユニット100によって示される。

【0037】以下、出力ユニットのさらに可能な変形例を示す。

【0038】接続の最も古いセルのサーチ中に比較的古いセルが常に取り出されるべきセルと数回交換されることは絶対必要ではない。メモリ領域全体をサーチし、発見された最も古いセルの位置および経過時間だけを保存し、サーチ工程の終了時に一度だけ交換すれば十分である。

【0039】最初に最も古いセルを全く交換せずに出力することもできる。

【0040】バッファのシフトレジスタ状の部分はバッファの端部を常に形成する必要はない。それはまたバッファの始めまたはその中間に位置されてもよい。

【0041】以下、完全に異なる出力ユニットを考慮する。

【0042】分配サービスの典型的な例は、会議回路および音響またはテレビジョン放送である。関連されたセルは連続的な信号流を表す。それらは一定間隔で送信機において形成され、受信機において正しい順序だけでなく元の一定間隔で必要とされる。

【0043】一定間隔の規則的な保存は技術的に複雑なだけでなく、異なる始まりのセルの異なる処理を必要とする。全てのセルに対して同じ遅延を与えた方が簡単である。全てのセルに対して同じ遅延を保証する出力ユニットは自動的に同じ接続のセルの正しい順序を保証する。

【0044】ATMにおいて全てのセルの正確に等しい遅延を保証することはできなくても、出力ユニットにおいてそこに含まれる時間スタンプにしたがってセルを分類し、時間スタンプによって決定された遅延に達したときにセルを順次出力することが可能である。これは入力および出力ユニット全てに対する対応した正確な時間分配を必要とする。

【0045】ATMに対して分配サービスだけでなく、全てのセルに等しい遅延を与える、すなわち遅延ジッタを補償することは有効である。これが今示されたように正しいセルシーケンスの保存と組合せられた場合、その費用は有効性に対して非常に適当である。

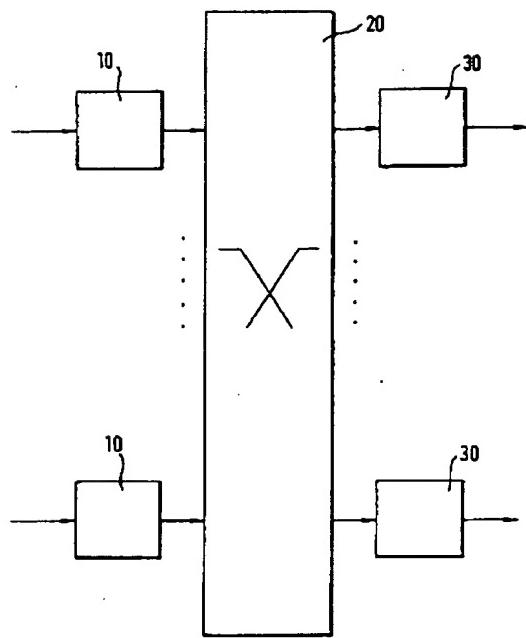
【図面の簡単な説明】

【図1】本発明による交換機の概略的なブロック図。

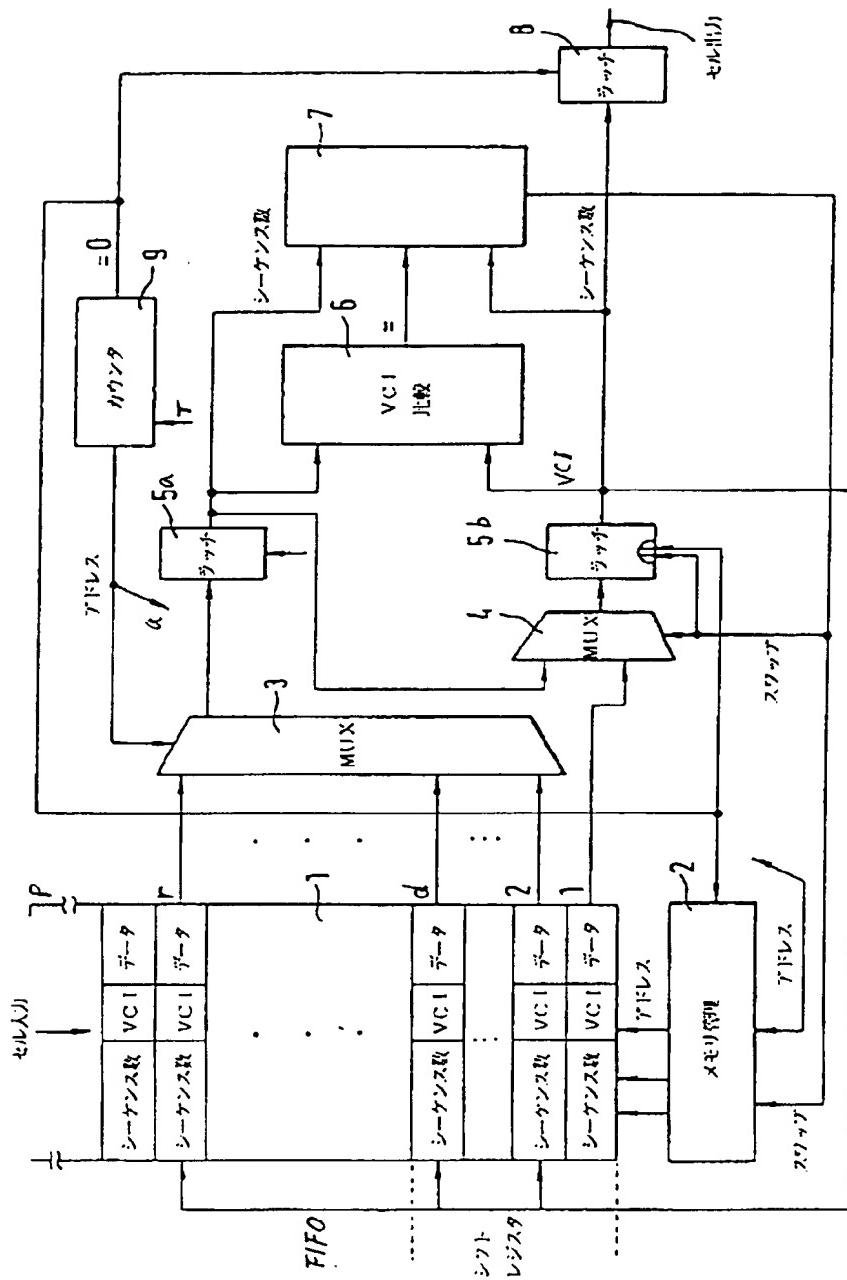
【図2】本発明による交換機用の出力ユニットのブロック図。

【図3】図2の出力ユニットに含まれるバッファの構造。

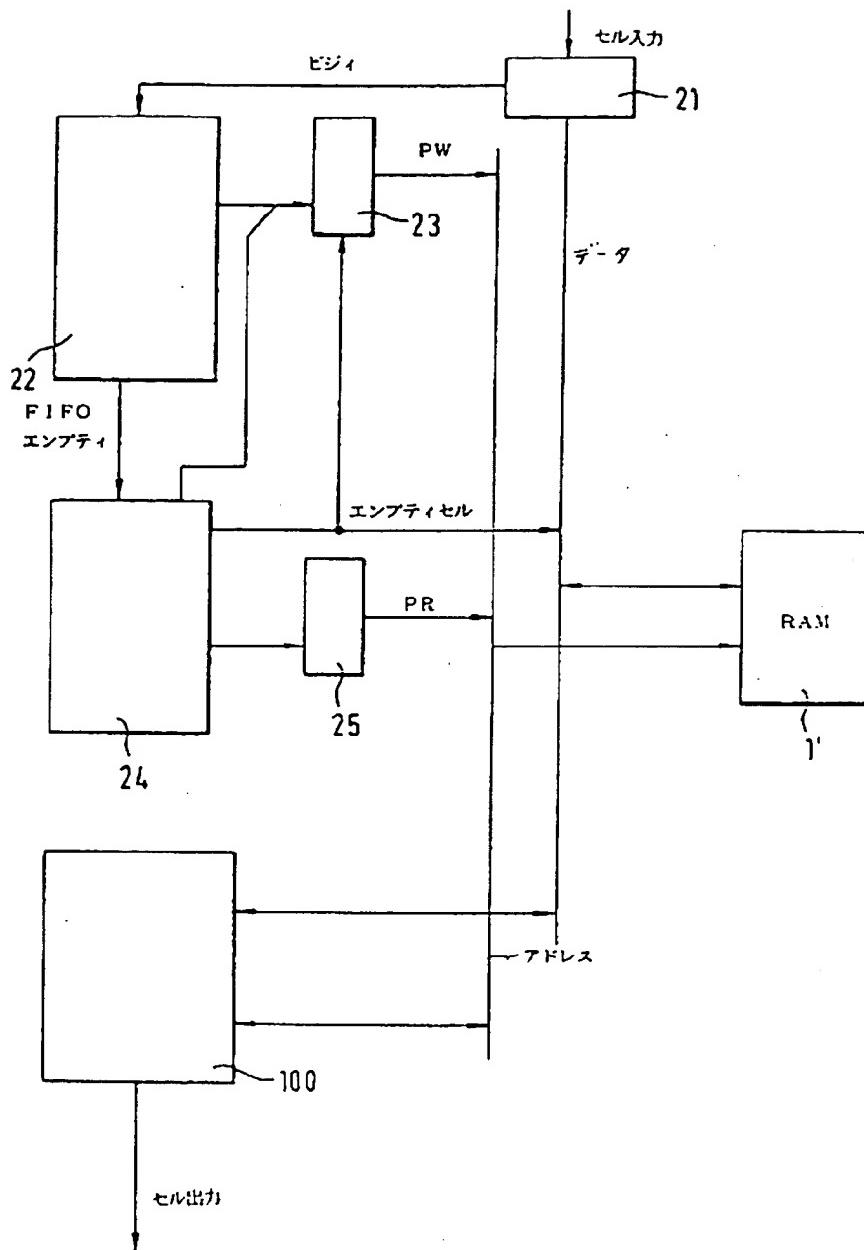
【図1】



【図2】



【図3】



フロントページの続き

(72)発明者 ゲルト・アイレンベルガー
 ドイツ連邦共和国、7312 キルヒハイム、
 シラーシュトラーセ 24

(72)発明者 ボド・プファイファー
 ドイツ連邦共和国、7141 シュピーベルデ
 インゲン、モーツアルトシュトラーセ 14

(72)発明者 ポツオ・チエザー
 ドイツ連邦共和国、7000 シュツットガル
 ト 40、シュトラスブルガー・シュトラー
 セ 19